

高频高速PCB设计中如何尽可能的达到EMC要求，又不致造成太大的成本压力？

PCB板上会因EMC而增加的成本通常是因增加地层数目以增强屏蔽效应及增加了ferritebead和choke等抑制高频谐波器件的缘故。

除此之外，通常还是需搭配其它机构上的屏蔽结构才能使整个系统通过EMC的要求。

以下就PCB板的设计技巧提供几个降低电路产生的电磁辐射效应。

尽可能选用信号斜率(slewrate)较慢的器件，以降低信号所产生的高频成分。

注意高频器件摆放的位置，不要太靠近对外的连接器。

注意高速信号的阻抗匹配，走线层及其回流电流路径(returncurrentpath)以减少高频的反射与辐射。

在各器件的电源管脚放置足够与适当的去耦合电容以缓和电源层和地层上的噪声。特别注意电容的频率响应与温度的特性是否符合设计所需。

对外的连接器附近的地可与地层做适当分割，并将连接器的地就近接到chassisground

可适当运用groundguard/shunttraces在一些特别高速的信号旁。但要注意guard/shunttraces对走线特性阻抗的影响。

电源层比地层内缩20H，H为电源层与地层之间的距离

PCBLAYOUT设计规范有哪些呢？深圳pcb打样公司

防止PCB板翘的方法之一：

1、工程设计：印制板设计时应注意事项

- A.层间半固化片的排列应当对称，例如六层板，1~2和5~6层间的厚度和半固化片的张数应当一致，否则层压后容易翘曲
- B.多层板芯板和半固化片应使用同一供应商的产品
- C.外层A面和B面的线路图形面积应尽量接近。若A面为大铜面，而B面*走几根线，这种印制板在蚀刻后就很容易翘曲。如果两面的线路面积相差太大，可在稀的一面加一

些**的网格，以作平衡。

2、下料前烘板：覆铜板下料前烘板（150摄氏度，时间 8 ± 2 小时）目的是去除板内的水分，同时使板材内的树脂完全固化，进一步消除板材中剩余的应力，这对防止板翘曲是有帮助的。目前，许多双面、多层板仍坚持下料前或后烘板这一步骤。但也有部分板材厂例外，目前各PCB厂烘板的时间规定也不一致，从4—10小时都有，建议根据生产的印制板的档次和客户对翘曲度的要求来决定。剪成拼板后烘还是整块大料烘后下料，二种方法都可行，建议剪料后烘板。内层板亦应烘板。

pcb样品的打样PCB Layout的这些要点, 建议重点掌握。

RF PCB的十条标准之三，之四

3.RF的PCB中，各个元件应当紧密的排布， 确保各个元件之间的连线**短。对于ADF4360-7的电路，在pin-9□pin-10引脚上的VCO电感与ADF4360芯片间的距离要尽可能的短， 保证电感与芯片间的连线带来的分布串联电感**小。对于板子上的各个RF器件的地□GND□引脚，包括电阻、电容、电感与地□GND□相接的引脚，应当在离 引脚尽可能近的地方打过孔与地层（第二层）连通。

4. 在选择在高频环境下工作元器件时，尽可能使 用表贴器件。这是因为表贴元件一般体积小，元件的引脚很短。这样可以尽可能减少元件引脚和元件内部走线带来的附加参数的影响。尤其是分立的电阻、电容、电 感元件，使用较小的封装（0603 402）对提高电路的稳定性、一致性是非常有帮助的。

PCB多层板LAYOUT设计规范之二十六-机壳：

226. 让清洁整齐的金属表面直接接触而不要依靠螺钉来实现金属部件的连接。

227. 沿整个**用屏蔽涂层(钢锡氧化物、钢氧化物和锡氧化物等)将显示器与机箱屏蔽装置连接在一起。

228. 在操作者常接触的位置处，要提供一个到地的抗静电(弱导电)路径，比如键盘上的空格键。

229. 要让操作员很难产生到金属板边缘或角的电弧放电。电弧放电到这些点会比电弧放电到金属板中心导致更多间接ESD的影响。

230. 显示窗口的屏蔽防护准则：1加装屏蔽防护窗；2对外电路部分与机内的电路连接通过滤波器件相连。

231. 按键窗口防护准则：. 将散热器靠近机箱接缝，通风口或者安装孔的金属部件上的边和拐角要做成圆弧形状。

PCB多层板LAYOUT设计规范之二十四-机壳：

206. 机箱结合点和边缘防护准则：结合点和边缘很关键，在机箱箱体接合处，要使用耐高压硅树脂或者垫圈实现密闭、防ESD□防水和防尘。

207. 不接地机箱至少应该具有20kV的击穿电压(规则A1到A9)□而对接地机箱，电子设备至少要具备1500V击穿电压以防止二级电弧，并且要求路径长度大于等于2.2mm□

208. 机箱用以下屏蔽材料制作：金属板；聚酯薄膜/铜或者聚酯薄膜/铝压板；具有焊接结点的热成型金属网；热成型金属化的纤维垫子(非编织)或者织物(编织)；银、铜或者镍涂层；锌电弧喷涂；真空金属处理；无电电镀；塑料中加入导体填充材料；

209. 屏蔽材料防电化学腐蚀准则：相互接触的部件彼此之间的电势 (EMF)

210. 用缝隙宽度5倍以上的屏蔽材料叠合在接缝处。

211. 在屏蔽层与箱体之间每隔20mm(0.8英寸)的距离通过焊接、紧固件等方式实现电连接。

212. 用垫圈实现缝隙的桥接，消除开槽并且在缝隙之间提供导电通路。

213. 避免屏蔽材料中出现直拐角以及过大的弯角□ pcb多层板的优劣势是什么?厂家pcb打样

PCB层说明:多层板和堆叠规则。深圳pcb打样公司

PCB六层板的叠层

对于芯片密度较大、时钟频率较高的设计应考虑6层板的设计，推荐叠层方式：

1.SIG□GND□SIG□PWR□GND□SIG□对于这种方案，这种叠层方案可得到较好的信号完整性，信号层与接地层相邻，电源层和接地层配对，每个走线层的阻抗都可较好控制，且两个地层都是能良好的吸收磁力线。并且在电源、地层完整的情况下能为每个信号层都提供较好的回流路径。

2.GND□SIG□GND□PWR□SIG□GND□对于这种方案，该种方案只适用于器件密度不是很高的情况，这种叠层具有上面叠层的所有优点，并且这样顶层和底层的地平面比较完整，能作为一个较好的屏蔽层来使用。需要注意的是电源层要靠近非主元件面的那一层，因为底层的平面会更完整。因此□EMI性能要比第一种方案好。

小结：对于六层板的方案, 电源层与地层之间的间距应尽量减小，以获得好的电源、地耦合。但62mil的板厚, 层间距虽然得到减小, 还是不容易把主电源与地层之间的间距控制得很小。对比第

一种方案与第二种方案，第二种方案成本要**增加。因此，我们叠层时通常选择第一种方案。设计时，遵循20H规则和镜像层规则设计。 深圳pcb打样公司

深圳市赛孚电路科技有限公司位于东莞市长安镇睦邻路7号，拥有一支专业的技术团队。在深圳市赛孚电路科近多年发展历史，公司旗下现有品牌赛孚等。我公司拥有强大的技术实力，多年来一直专注于公司产品广泛应用于通信、工业控制、计算机应用、航空航天、医疗、测试仪器、电源等各个领域。我们的产品包括：高多层PCB、HDI PCB、PCB高频板、软硬结合板、FPC等特种高难度电路板，专注于多品种，中小批量领域。我们的客户分布全球各地，目前外销订单占比70%以上。的发展和 innovation，打造高指标产品和服务。深圳市赛孚电路科技有限公司主营业务涵盖HDI板，PCB电路板、PCB线路板，软硬结合板，坚持“质量保证、良好服务、顾客满意”的质量方针，赢得广大客户的支持和信赖。